

Rec'd PGT/PTO 22 JUL 2004

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)



REC'D 26 MAR 2003

WIPO PCT

**Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung**

Aktenzeichen: 102 14 073.1

Anmeldetag: 28. März 2002

Anmelder/Inhaber: MergeOptics GmbH, Berlin/DE

Bezeichnung: Verfahren zum Herstellen eines Hetero-Bipolar-Transistors

Priorität: 25.1.2002 DE 102 03 966.6

IPC: H 01 L 21/331

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 3. März 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Werner

Werner

Zusammenfassung

Die Erfindung bezieht sich auf ein Verfahren zur Herstellung eines Hetero-Bipolar-Transistors, bei dem auf ein Substrat (1) epitaktisch aufgewachsene Schichten (2 bis 11) mittels Ätzens strukturiert werden. Mittels des gleichzeitigen Metallisierens einer Emitterschicht (11) und einer Basisschicht (6) werden ein Emitterkontakt (31) und ein Basiskontakt (32) 5 ausgebildet. Dieses Verfahren verringert die Anzahl der zur Herstellung eines Hetero-Bipolar-Transistors benötigten Verfahrensschritte und somit den zur Herstellung benötigten Zeit- und Kostenaufwand. (Figur 7)

BOEHMERT & BOEHMERT

ANWALTSSOZIELTÄT

Boehmert & Boehmert • Meinekestraße 26 • D-10719 Berlin

Deutsches Patent- und Markenamt
Zweibrückenstraße 12

80297 München

DR.-ING. KARL BOEHMERT, PA (1919-1973)
DIP.-ING. ALBERT BOEHMERT, PA (1902-1973)
WILHELM J. H. STARLBERG, RA, Bremen
DR.-ING. WALTER HOERMANN, PA*, Bremen
DIP.-PHYS. DR. HEINZ GODDAR, PA*, München
DR.-ING. ROLAND LIESEGANG, PA*, München
WOLF-DIETER KUNTZE, RA, Bremen, Alicante
DIP.-PHYS. ROBERT MÜNZHUBER, PA (1913-1972)
DR. LUDWIG KOUKER, RA, Bremen
DR. (CHEM.) ANDREAS WINKLER, PA*, Bremen
MICHAELA HUTH-DIERIG, RA, München
DIP.-PHYS. DR. MARION TONHARDT, PA*, Düsseldorf
DR. ANDREAS EBERT-WEIDENFELDER, RA, Bremen
DIP.-ING. EVA LIESEGANG, PA*, München
DR. AXEL NORDEMANN, RA, Berlin
DIP.-PHYS. DR. DOROTHEE WEBER-BRULS, PA*, Frankfurt
DIP.-PHYS. DR. STEFAN SCHÖHR, PA*, München
DR.-ING. MATTHIAS FLEPP, PA*, Düsseldorf
DR. MARTIN WITZ, RA, Düsseldorf
DR. DETMAR SCHÄFER, RA, Bremen
DR. JAN BERND NORDEMANN, LL.M., RA, Berlin
DR. CHRISTIAN CZYCHOWSKI, RA, Berlin
DR. CARL-RICHARD HAARMANN, RA, München
DIP.-PHYS. CHRISTIAN W. APPELT, PA*, München

PROF. DR. WILHELM NORDEMANN, RA, DRP
DIP.-PHYS. EDUARD BAUMANN, PA*, Hohenbrunn
DR.-ING. GERALD KLOPPSCH, PA*, Düsseldorf
DIP.-ING. HANS W. GROENING, PA*, München
DIP.-ING. SIEGFRIED SCHIRMER, PA*, Bielefeld
DIP.-PHYS. LORENZ HANSEWINKEL, PA*, Potsdam
DIP.-ING. ANTON FRIEDRICH REIDERER V. PAAR, PA*, Landshut
DIP.-ING. DR. IAN TÖNNIES, PA, RA, Kiel
DIP.-PHYS. CHRISTIAN BIEHL, PA*, Kiel
DIP.-PHYS. DR.-ING. UWE MANASSE, PA*, Bremen
DIP.-PHYS. DR. THOMAS L. BITTNER, PA*, Berlin
DR. VOLKER SCHMITZ, LL. Juris (Oxford), RA, München
DR. ANKER NORDEMANN-SCHIFFEL, RA*, Potsdam
KERSTIN MAUCH, LL.M., RA, Potsdam
DIP.-BIOL. DR. JAN B. KRAUSS, PA, München
JÜRGEN ALBRECHT, RA, München
DR. KLAUS TIM BRÖCKER, RA, Berlin
DR. ANDREAS DUSTMANN, LL.M., RA, Potsdam
DIP.-ING. NILS T. F. SCHMID, PA*, München
FLORIAN SCHWAB, LL.M., RA*, München
DIP.-BIOCHEM. DR. MARKUS ENGELHARD, PA, München
DIP.-CHEM. DR. KARL-HEINZ B. MITTEN, PA*, Frankfurt
DIP.-ING. DR. STEFAN TARUTTIS, PA, Düsseldorf
PASCAL DECKER, RA, Potsdam

In Zusammenarbeit mit/in cooperation with
DIP.-CHEM. DR. HANS ULRICH MAY, PA*, München

PA - Patentanwalt/Patent Attorney
RA - Rechtsanwalt/Attorney at Law
• - European Patent Attorney
• - Brandenburg, zugelassen am CLG Brandenburg
• - Maître en Droit
• - Licencié en Droit
Alle zugelassen zur Vertretung vor dem Europäischen Markenamt, Alicante
Professionally Represented at the Community Trademark Office, Alicante

Ihr Zeichen
Your ref.

Ihr Schreiben
Your letter of

Unser Zeichen
Our ref.

Berlin,

Neuanmeldung
(Patent)

M60066

26. März 2002

MergeOptics GmbH
Am Borsigturm
13507 Berlin

Verfahren zum Herstellen eines Hetero-Bipolar-Transistors

Die Erfindung betrifft ein Verfahren zur Herstellung eines Hetero-Bipolar-Transistors, bei dem auf ein Substrat epitaktisch aufgewachsene Schichten mittels Ätzens strukturiert werden, sowie eine Verwendung des Verfahrens zum Herstellen eines Hetero-Bipolar-Transistors.

Hetero-Bipolar-Transistoren (HBT) weisen im Vergleich zu gewöhnlichen Bipolar-Transistoren eine Reihe von Vorteilen auf. Besonders das sehr gute Frequenzverhalten hat dazu geführt, daß Hetero-Bipolar-Transistoren vermehrt in Hochfrequenzschaltungen einge-

- 72.624 -

Meinekestraße 26 • D-10719 Berlin • Telefon +49-30-31505150 • Telefax +49-30-31505151

MÜNCHEN • BREMEN • BERLIN • DÜSSELDORF • FRANKFURT • BIELEFELD • POTSDAM • BRANDENBURG • KIEL • PADÉRBORN • LANDSHUT • HÖHENKIRCHEN • ALICANTE

<http://www.boehmert.de>

e-mail: postmaster@boehmert.de

setzt werden, die zum Beispiel in der Mobilfunktechnik benötigt werden. Die mit Hetero-Bipolar-Transistoren erreichbaren Schaltfrequenzen liegen oberhalb von 100 GHz.

Bei der Herstellung von Hetero-Bipolar-Transistoren werden zunächst Halbleiterschichten epitaktisch auf ein Substrat aufgewachsen. Die Strukturierung dieser epitaktisch aufgewachsenen Schichten erfolgt im wesentlichen mittels aufeinanderfolgender Lithographie- und Ätzschritte. Ein Lithographieschritt umfaßt das Aufbringen eines photoempfindlichen Photolacks, das Übertragen eines auf einer Maske vorgegebenen Musters mittels des Belichtens der Maske auf den Photolack und das Entwickeln des Photolacks. In dem darauffolgenden Ätzschritt wird nur das Halbleitermaterial geätzt, welches nicht von dem Photolack bedeckt ist. Zusätzlich zu den Lithographie- und Ätzschritten umfaßt die Herstellung weitere Verfahrensschritte, wie zum Beispiel das Metallisieren von Halbleiterschichten zur Ausbildung von Kontakten.

Nach dem Stand der Technik werden einzelne Strukturen eines Hetero-Bipolar-Transistors, wie ein Emitter, eine Basis, ein Kollektor, ein Subkollektor, ein Emitterkontakt, ein Basiskontakt, ein Kollektorkontakt, usw. in einzelnen Verfahrensschritten ausgebildet. Dabei wird eine große Anzahl Lithographiemasken benötigt. Jeder Verfahrensschritt verursacht direkt und indirekt über eine Verlängerung der Produktionszeit Kosten.

Aufgabe der Erfindung ist es, ein Herstellungsverfahren der eingangs genannten Art zu schaffen, welches die Anzahl der benötigten Verfahrensschritte reduziert, zu einer Vereinfachung des Verfahrens, insbesondere der Einsparung mindestens einer Lithographiemaske und so zu einer Zeitersparnis bei der Herstellung eines Hetero-Bipolar-Transistors und zu einer Senkung der Herstellungskosten führt.

Diese Aufgabe wird bei einem Verfahren zur Herstellung eines Hetero-Bipolar-Transistors der Eingangs genannten Art erfindungsgemäß dadurch gelöst, daß mittels gleichzeitigen Metallisierens einer Emitterschicht und einer Basisschicht ein Emitterkontakt und ein Basiskontakt ausgebildet werden.

Die Erfindung weist den Vorteil auf, daß die Herstellung eines Hetero-Bipolar-Transistors beschleunigt wird, da ein Metallisierungsschritt gegenüber herkömmlichen Herstellungsverfahren eingespart wird. Dies senkt die Kosten der Herstellung. Des weiteren wird ein Lithographieschritt eingespart. Bei einem herkömmlichen Verfahren zur Herstellung eines Hetero-Bipolar-Transistors wird die Basisschicht vor dem Ausbilden des Emitterkontakts vollständig mittels einer Photolackschichtanordnung abgedeckt. Anschließend wird der Emitterkontakt ausgebildet. Bevor die Basisschicht zur Ausbildung eines Basiskontakts metallisiert werden kann, muß mittels eines Lithographieschritts eine Photolackschichtanordnung geschaffen werden, die die flächige Ausdehnung des Basiskontakts festlegt. Bei dem erfindungsgemäßen Verfahren wird der zuerst genannte Lithographieschritt eingespart. Da besonders die Herstellung von Lithographie Masken und das Ausführen einer Lithographie sehr zeitaufwendig und teuer sind, wird die Herstellung eines Hetero-Bipolar-Transistors zusätzlich beschleunigt. Gleichzeitig werden die Herstellungskosten weiter gesenkt. Ferner besteht bei jedem Lithographieschritt die Gefahr, daß es zu einer Justierungenauigkeit der bei der Lithographie verwendeten Maske kommt. Ist eine Lithographiemaske nicht optimal zu den bereits in den vorangehenden Verfahrensschritten ausgebildeten Strukturen ausgerichtet, kann dies zu einer Verschlechterung der Eigenschaften des Hetero-Bipolar-Transistors oder dessen Funktionsunfähigkeit führen. Daher verringert das erfindungsgemäße Verfahren durch das Einsparen eines Lithographieschritts die Wahrscheinlichkeit einen funktionsunfähigen oder einen mit nicht optimalen Eigenschaften versehenen Hetero-Bipolar-transistor herzustellen.

Eine vorteilhafte Weiterbildung des Verfahrens kann vorsehen, daß beim Metallisieren Platin aufgedampft wird. Direkt auf die Basisschicht aufgedampftes Platin diffundiert zum Teil in die p⁺-dotierte Basisschicht. Durch das Eindiffundieren der Platinatome wird die Schottkybarrierenhöhe Φ_B zwischen der Basisschicht und dem metallischen Basiskontakt gesenkt.

Dies führt dazu, daß der Widerstand des Basiskontakts kleiner als bei einem bekannten Basiskontakt ist.

0

Eine zweckmäßige Fortbildung des Verfahrens kann darin bestehen, daß beim Metallisieren aufeinanderfolgende Schichten der Metalle Platin, Titan, Platin und Gold aufgedampft werden. Mittels des Aufdampfens dieser Metallschichtenabfolge, wird ein Basiskontakt geschaffen, der zum Einen einen niedrigen Widerstandswert aufweist und zum anderen eine hohe
5 Stabilität sowie eine hohe Korrosionsbeständigkeit und sehr gute elektrische Kontakteigenschaften aufweist.

Eine andere vorteilhafte Fortbildung kann vorsehen, daß vor dem Metallisieren der Emitter-
schicht und der Basisschicht eine Emitterstruktur kristallorientiert und materialeselektiv geätzt
wird, so daß Ätzkanten der Emitterstruktur eine Unterschneidung aufweisen, wobei das Ätzen
der Emitterstruktur im Bereich einer Spacerschicht oder der Basisschicht stoppt. Der Vorteil
hiervon besteht darin, daß zum einen unterschrittene Ätzkanten der Emitterstruktur ausgebil-
det werden und zugleich die Ätzung materialeselektiv auf der Basisschicht stoppt. Durch die
Materialselektivität der Ätzung wird erreicht, daß nur die gewünschten epitaktisch aufge-
wachsenen Halbleiterschichten geätzt werden. Eine Unterschneidung der Ätzkanten der
15 Emitterstruktur bietet den Vorteil, daß die unterschrittenen Ätzkanten zu einer teilweisen Ab-
schattung der nicht geätzten Basisschicht, auf der die Ätzung stoppt, beim senkrechten Auf-
dampfen auf die Emitterstruktur erfolgt. Dieser abgeschattete Bereich der Basisschicht stellt
eine Isolation zwischen dem Basiskontakt und der Emitterstruktur sicher.

Eine weitere vorteilhafte Ausführungsform der Erfindung kann vorsehen, daß vor dem Ätzen
der Basisschicht eine Photolackschicht um die geätzte Emitterstruktur so angeordnet wird,
daß die Emitterstruktur von dem Photolack vollständig umschlossen ist und zumindest ein
Teil eines von der Emitterstruktur abgewandten Umlaufs des Basiskontakts nicht mit dem
Photolack bedeckt ist. Eine Anordnung des Photolacks mittels eines Lithographieschritts in
dieser Art und Weise, weist den Vorteil auf, daß die Ausrichtung der Maske bezüglich der
25 bereits ausgebildeten Emitterstruktur in dem Lithographieschritt zur Ausbildung der Photo-
lackschicht eine gewisse Freiheit aufweist. Der nicht von dem Photolack bedeckte Teil des
Umlaufs des Basiskontakts definiert die Größe der Basisstruktur bzw. der darunterliegenden

Kollektorstruktur. Die Photolackschicht muß lediglich die Emitterstruktur während einer Ätzung zur Strukturierung der Basisschicht schützen.

5 Eine vorteilhafte Weiterbildung des erfindungsgemäßen Verfahrens kann darin bestehen, daß eine zwischen dem Basiskontakt und einem Basisanschlußkontakt angeordnete metallische Basiszuführleitung vollständig unterätzt wird, so daß eine Luftbrücke gebildet wird. Das Ausbilden der metallischen Basiszuführleitung als Luftbrücke verringert die Kapazität zwischen der Basiszuführleitung und dem Kollektor/Subkollektor. Dieses verbessert die Schalteigenschaften eines Hetero-Bipolar-Transistors.

10 Eine andere zweckmäßige Fortbildung der Erfindung kann vorsehen, daß ein Ausbilden einer Kollektorstruktur nach einem Strukturieren der Basisschicht und zwischen zwei aufeinanderfolgenden Lithographieschritten erfolgt. Der Vorteil besteht darin, daß die Kosten zur Herstellung eines Hetero-Bipolar-Transistors weiter gesenkt werden.

15 Ferner kann es vorteilhaft sein, daß zumindest ein Teil der Kollektorstruktur materialesektiv so geätzt wird, daß Ätzflanken der Kollektorstruktur eine Unterschneidung aufweisen und das Ätzen auf einem Subkollektormaterial stoppt. Mittels der Materialesektivität der Ätzung wird erreicht, daß der Ablauf dieser Ätzung prozeßtechnisch leicht zu steuern und überwachen ist. Die Unterschneidung der Kollektorstruktur bietet den Vorteil, daß die Kollektorstruktur zu einer Abschattung eines Teils des Subkollektormaterials beim Ausbilden eines Kollektorkontakts führt. Somit wird automatisch eine Isolation zwischen der Kollektorstruktur und dem
20 Kollektorkontakt geschaffen. Der Kollektorkontakt ist somit bezüglich der Kollektorstruktur selbstjustiert.

Eine sinnvolle Weiterbildung sieht vor, daß die epitaktisch aufgewachsenen Schichten III-V-Halbleitermaterialien umfassen. Der Vorteil dieser Ausführungsform besteht darin daß die Technologie zum epitaktischen Aufwachsen gitterangepaßter III-V-Halbleiterschichten auf

ein Substrat sehr gut entwickelt ist. Ferner stellen Hetero-Bipolar-Transistoren aus III-V-Halbleitermaterialien sehr Leistungsfähige Hetero-Bipolar-Transistoren dar.

Die Erfindung wird im folgenden anhand von Ausführungsbeispielen unter Bezugnahme auf eine Zeichnung näher erläutert. Hierbei zeigen:

- 5 Figur 1 einen Teil eines Rohlings zur Herstellung eines Hetero-Bipolar-Transistors mit auf einem Substrat epitaktisch aufgewachsenen Halbleiterschichten;
- Figur 2 den Rohling nach Figur 1 nach einer Emitterätzung;
- Figur 3 den Rohling nach Figur 1 nach dem Metallisieren einer Emitter- und einer Basisschicht;
- 10 Figur 4 den Rohling nach Figur 1 während der Strukturierung eines Kollektors;
- Figur 5 den Rohling nach Figur 1 nach Abschluß der Kollektorstrukturierung;
- Figur 6 den Rohling nach Figur 1 nach dem Ausbilden von Kollektorkontakten;
- Figur 7 den Rohling nach Figur 1 nach einer Ätzung eines Subkollektors zur Isolation des Hetero-Bipolar-Transistors;
- 15 Figur 8 eine schematische Darstellung einer Maskenebene für eine Emitterstrukturierung des Rohling nach Figur 1 ;

Figur 9 eine schematische Darstellung einer Maskenebene für das Ausbilden des Emitter-, des Basis- und eines Basisanschlußkontakts sowie einer Basiszufuhrleitung;

Figur 10 eine schematische Darstellung einer Maskenebene für eine Kollektorstrukturierung;

Figur 11 eine schematische Darstellung einer Maskenebene für das Ausbilden eines Kollektorkontakts; und

Figur 12 eine schematische Darstellung einer Maskenebene für eine Subkollektorstrukturierung zur Isolation des Hetero-Bipolar-Transistors.

- 10 Figur 1 zeigt einen Ausschnitt eines Rohlings für einen von mehreren Hetero-Bipolar-Transistor, bei dem auf ein semiisolierendes InP-Substrat 1 mehrere Schichten 12 epitaktisch aufgewachsenen sind. Die mehreren Schichten 12 werden zum Beispiel mittels Molekular-Strahl-Epitaxie gitterangepaßt auf das semiisolierende InP-Substrat 1 aufgewachsen. Eine Dotierung der mehreren Schichten 12 findet während der Epitaxie statt. An das semiisolierende InP-Substrat 1 grenzt eine n^+ -dotierte InGaAs-Subkollektorschicht 2, die zur Ausbildung eines Subkollektors verwendet wird. Zwischen dem semiisolierenden InP-Substrat 1 und der n^+ -dotierte InGaAs-Subkollektorschicht 2 können weitere Schichten liegen. Insbesondere kann optional eine InP-Epitaxieschicht auf dem semiisolierenden InP-Substrat 1 angeordnet sein. Sich anschließende Kollektorschichten 13, eine n^+ -dotierte InP-Schicht 3, eine InGaAsP-Schicht 4 und eine nicht absichtlich dotierte InGaAs-Schicht 5, dienen im Verlauf des weiteren Herstellungsverfahrens zur Ausbildung eines Kollektors. Die nicht absichtlich dotierte InGaAs-Schicht 5 kann optional durch eine schwach n^- -dotierte Schicht ersetzt werden. Eine p^+ -dotierte InGaAs-Basisschicht 6 wird zur Ausbildung einer Basis verwendet. Direkt angrenzend an die p^+ -dotierte InGaAs-Basisschicht 6 ist eine nicht absichtlich oder schwach dotierte InGaAs-Schicht 7 aufgewachsen. Eine schwache dotierte Schicht weist eine Dotierungskon-
- 15
- 20
- 25

19
zentration $< 10^{17} \text{ cm}^{-3}$ auf. Gemeinsam mit einer n^- -dotierten InP-Schicht 8, einer n^+ -dotierten InP-Schicht 9, einer n^+ -dotierten InGaAsP-Schicht 10 und einer n^+ -dotierten InGaAs-Schicht 11 dient die nicht absichtlich oder schwach dotierte InGaAs-Schicht 7 zur Ausbildung einer Emitterstruktur.

- 5 Die epitaktisch auf dem semiisolierenden InP-Substrat 1 abgeschiedenen mehreren Schichten 12 werden zunächst von einer Photolackschicht bedeckt. Mittels Photolithographie wird eine Emittermaske auf die Photolackschicht übertragen. Von einem verbleibenden Emitter-Photolackschichtabschnitt 15 wird nur ein Bereich 16 der n^+ -dotierten InGaAs-Schicht 11 bedeckt. Die Breite des abgedeckten Bereichs 16 legt eine Emitterweite fest, die kleiner als $2 \mu\text{m}$ sein kann.

- Nun wird zunächst die n^+ -dotierte InGaAs-Schicht 11 mittels einer naßchemischen Ätzung oder einer Plasmaätzung strukturiert. Daran anschließend wird eine zur n^+ -dotierten InGaAs-Schicht 11 materialelektive kristallorientiert ausgeführte Ätzung der übrigen einen Emitter 21 bildenden Emitterschichten 14 (vgl. Figur 1) durchgeführt. Die Ätzung stoppt im Bereich
15 der p^+ -dotierten InGaAs-Basisschicht 6 und der nicht absichtlich oder schwach dotierten InGaAs-Schicht 7, wobei die nicht absichtlich oder schwach dotierte InGaAs-Schicht 7 bis zur vollständigen Entfernung angeätzt sein kann. Die nicht absichtlich oder schwach dotierte InGaAs-Schicht 7 wird auch als Spacerschicht bezeichnet. Die kristallorientierte Ätzung führt dazu, daß Ätzkanten 22, 23 der Emitterschichten 14 einen Unterschnitt aufweisen. Figur 2 zeigt den Rohling für einen Hetero-Bipolar-Transistor nach der Strukturierung des Emitters 21. Zu erkennen sind die unterschrittenen Ätzkanten 22, 23.

- Anhand der Figur 3 wird das Ausbilden eines Emitterkontakts 31 und eines Basiskontakts 32 erläutert. Nachdem der Emitter-Photolackschichtabschnitt 15 von dem Rohling entfernt worden ist, wird der Rohling erneut mit Photolack bedeckt und eine Basislithographie durchgeführt. Nach dem Entwickeln der Photolackschicht verbleibt eine Basis-Photolackanordnung
25 33 auf der p^+ -dotierten InGaAs-Basisschicht 6. Von der Basis-Photolackanordnung 33 werden Bereiche 34, 35 der p^+ -dotierten InGaAs-Basisschicht 6 bedeckt, die nicht mit Metall be-

dampft werden sollen. Indem der Rohling beim Bedampfen mit der Basis-Photolackanordnung 33 kopfüber senkrecht über einem Elektronenstrahlverdampfer angeordnet wird (nicht dargestellt), werden ein oder mehrere Metallschichten auf den Rohling aufgedampft. Hierbei werden der Emitterkontakt 31 und der Basiskontakt 32 gleichzeitig in einem Arbeitsschritt ausgebildet. Darüber hinaus können eine nicht dargestellte Basiszuführleitung und ein ebenfalls nicht dargestellter Basisanschlußkontakt ausgebildet werden. Eine sich auf der Basis-Photolackanordnung 33 bildende Metallschicht 36 wird später zusammen mit der Basis-Photolackanordnung 33 entfernt.

Aufgrund der Unterschneidung der Ätzkanten 22, 23 weist die Oberfläche der p^+ -dotierten InGaAs-Basisschicht 6 abgeschattete Bereiche 37, 38 auf, an denen beim Bedampfen kein Metall abgelagert wird. Die abgeschatteten Bereiche 37, 38 sichern eine Isolation zwischen dem Basiskontakt 32 und dem Emitter 21. Beim Metallisieren der p^+ -dotierten InGaAs-Basisschicht 6 und der n^+ -dotierten InGaAs-Emitterschicht 11 wird vorzugsweise zunächst eine Platinschicht aufgedampft. Ein Teil der aufgedämpften Platinatome diffundiert in die p^+ -dotierte InGaAs-Basisschicht 6 und führt so zu einer Senkung der Schottky-Barrierenhöhe Φ_B . Dadurch wird der Kontaktwiderstand zwischen der p^+ -dotierten InGaAs-Basisschicht 6 und dem Basiskontakt 32 verringert. Vorzugsweise werden auf die Platinschicht eine Titanschicht, eine weitere Platinschicht und eine Goldschicht aufgedampft. Der so ausgebildete Basiskontakt 32 und der Emitterkontakt 31 weisen eine hohe Korrosionsfestigkeit auf.

Die Strukturierung der p^+ -dotierten InGaAs-Basisschicht 6 und eines Teils des Kollektors wird anhand Figur 4 beschrieben. Nach dem Entfernen der Basis-Photolackanordnung 33 zusammen mit der Metallschicht 36 wird der Rohling erneut mit einer Photolackschicht überzogen. Diese wird mittels einer Kollektorlithographie so strukturiert, daß eine den Emitter 21 einhüllende Kollektor-Photolackanordnung 40 zurückbleibt, welche den Emitter 21 und den Emitterkontakt 31 vollständig umschließt. Zusätzlich wird vorzugsweise nur ein Teil des Basiskontakts 32 von der Kollektor-Photolackanordnung 40 bedeckt. Da die Kollektor-Photolackanordnung 40 lediglich die Emitterstruktur vollständig umschließen muß und einen Teil des Basiskontakts 32 bedecken muß, ist die Ausrichtung der Kollektorlithographiemaske,

die zur Erzeugung der Kollektor-Photolackanordnung 40 genutzt wird, bezüglich des Emitters 21 nicht kritisch. Da der Basiskontakt 32 gegenüber zum Einsatz kommenden Ätzlösungen resistent ist, definiert ein äußerer Umlauf 41 des Basiskontakts 32 die Struktur für eine Ätzung der p^+ -dotierten InGaAs-Basisschicht 6 und der darunterliegenden Kollektorschichten 13. Eine Ätzung der p^+ -dotierten InGaAs-Basisschicht 6 und der darunter befindlichen nicht absichtlich oder schwach dotierten InGaAs-Schicht 5 erfolgt naßchemisch oder mittels Plasmaätzung. Figur 4 zeigt den Rohling für einen Hetero-Bipolar-Transistor nach Abschluß dieser Ätzung.

Anschließend werden die InGaAsP-Schicht 4 und die n^+ -dotierte InP-Schicht 3 mittels einer materialelektiven Ätzung strukturiert. Figur 5 zeigt den Rohling für einen Hetero-Bipolar-Transistor nach Abschluß dieser Ätzung. Zu erkennen sind unterschrittene Ätzkanten 51, 52 eines Kollektors 53.

Mittels der Ätzungen zur Strukturierung der p^+ -dotierten InGaAs-Basisschicht 6 und des Kollektors 53 wird zusätzlich die nicht dargestellte Basiszulehrleitung vollständig unterätzt.

Die Basiszulehrleitung, die den Basiskontakt 32 mit einem ebenfalls nicht gezeigten Basisanschlußkontakt verbindet, ist somit als Luftbrücke ausgebildet. Dadurch weist die Basiszulehrleitung eine sehr geringe Kapazität bezüglich des Kollektors 53 bzw. der Subkollektorschicht 2 auf.

Nach dem Entfernen der Kollektor-Photolackanordnung 40 wird der Rohling für einen Hetero-Bipolar-Transistor erneut mit Photolack beschichtet und eine Subkollektorlithographie durchgeführt. Figur 6 zeigt eine hierbei entstehende Subkollektor-Photolackanordnung 60. Es folgt die Metallisierung der n^+ -dotierten InGaAs-Subkollektorschicht 2. Dazu wird der Rohling kopfüber senkrecht über einem Elektronenstrahlverdampfer (nicht dargestellt) angeordnet. Mittels des Bedampfens wird ein Kollektorkontakt 61 gebildet. Aufgrund der Unterschneidung der Ätzkanten 51, 52 der Kollektorschichten 13 existieren abgeschattete Bereiche 62, 63. Der Kollektorkontakt 61 wird in diesem Bedampfschritt selbstjustiert und isoliert von

den Kollektorschichten 13 des Kollektors 53 ausgebildet. Gleichzeitig erhalten der Emitterkontakt 31 und der Basiskontakt 32 jeweils eine weitere Auflageschicht 31' bzw. 32'.

5 Die Subkollektor-Photolackanordnung 60 wird zusammen mit einer darauf aufgedampften Metallschicht 64 entfernt, und der Rohling erneut mit Photolack überzogen. Anschließend wird eine Isolationslithographie ausgeführt. Figur 7 zeigt die hierbei entstehende Isolations-Photolackanordnung 70. Anschließend wird die Subkollektorschicht 2 bis auf das semiisolierende InP-Substrat 1 oder die optional auf dem semiisolierende InP-Substrat 1 angeordnete InP-Epitaxieschicht geätzt. Diese Ätzung wird vorzugsweise materialeselektiv durchgeführt, so daß sie auf dem semiisolierenden InP-Substrat 1 oder der optional darauf angeordneten InP-Epitaxieschicht stoppt.

15 Nach dem Entfernen der Isolations-Photolackanordnung 70 werden weitere Verfahrensschritte durchgeführt, um die Strukturen des entstandenen Hetero-Bipolar-Transistors zu passivieren und zu kontaktieren. Ein Beispiel für eine Ausführungsform dieser Verfahrensschritte ist in der am selben Tag eingereichten Patentanmeldung der Anmelderin mit dem Titel „Integrierte Schaltungsanordnung“ offenbart und wird hier nicht näher erläutert.

Die Figuren 8 bis 12 zeigen schematische Darstellungen von Maskenebenen für die Herstellung eines Hetero-Bipolar-Transistors. Hierbei wird beginnend mit der Figur 9 jeweils eine weitere Maskenebene zusätzlich zu den in der vorausgegangenen Figur dargestellten Maskenebenen hinzugefügt. Aus den schematischen Darstellungen der Maskenebenen kann die Ausdehnungen der erzeugten Strukturen entnommen werden. Figur 8 zeigt die Ausdehnung einer Emitterstruktur 80. In der gezeigten Ausführungsform weist die Emitterstruktur 80 eine Breite von $2\mu\text{m}$ und eine Länge von $5\mu\text{m}$ auf. Figur 9 zeigt zusätzlich zu der Ausdehnung der Emitterstruktur 80 die Ausdehnung eines Basiskontakts 90, einer Basiszuführleitung 91 und eines Basisanschlußkontakts 92. In Figur 10 ist zusätzlich eine Maske zur Kollektorstrukturierung dargestellt. Sie weist einen Kollektorstrukturmaskenbereich 100 auf, der die Emitterstruktur 100 umschließt. Zu erkennen ist, daß der Basiskontakt 90 in allen Richtungen einen Überstand über die maximale Ausdehnung des Kollektorstrukturmaskenbereich 100 aufweist.

25

Ferner ist zu erkennen, daß die Maske zur Kollektorstrukturierung den Basisanschlußkontakt 92 (vgl. Figur 9) vollständig mit einem Kollektormaskenberich 101 überdeckt. Figur 11 zeigt zusätzlich einen Bereich 110 in dem Metall auf den Subkollektor aufgedampft worden ist. In Figur 12 ist schließlich ein Bereich 120 gezeigt, der die Größe der Subkollektorschicht 2 nach ihrer Ätzung zeigt. Entsprechend gibt eine Region 121 den Bereich unter dem Basisanschlußkontakt 92 an, der von der Subkollektorschicht 2 nach der Ätzung auf dem semiisolierenden InP-Substrat 1 verbleibt.

Die in der vorstehenden Beschreibung, der Zeichnung und den Ansprüchen, offenbarten Merkmale der Erfindung, können sowohl einzeln als auch in beliebiger Kombination für die Verwirklichung der Erfindung in ihren verschiedenen Ausführungsformen von Bedeutung sein.

BOEHMERT & BOEHMERT

ANWALTSSOZIELTÄT

Boehmert & Boehmert • Meinekestraße 26 • D-10719 Berlin

Deutsches Patent- und Markenamt
Zweibrückenstr. 12

80297 München

DR.-ING. KARL BOEHMERT, PA (1929-1972)
DIPLO.-ING. ALBERT BOEHMERT, PA (1903-1993)
WILHELM I. H. STAHLBERG, RA, Bremen
DR.-ING. WALTER HODGMANN, PA*, Bremen
DIPLO.-PHYS. DR. HEINZ GÖDDAR, PA*, München
DR.-ING. ROLAND LIESEGANG, PA*, München
WOLF-DIETER KUNTZE, RA, Bremen, Altkanzler
DIPLO.-PHYS. ROBERT MÜNZHUBER, PA (1932-1992)
DR. LUDWIG KOUKES, RA, Bremen
DR. (CHEM.) ANDREAS WINKLER, PA*, Bremen
MICHAELA HUTH-DIERIG, RA, München
DIPLO.-PHYS. DR. MARION TÖNHARDT, PA*, Düsseldorf
DR. ANDREAS EBERT-WEIDENFELDER, RA, Bremen
DIPLO.-ING. EVA LIESEGANG, PA*, München
DR. AXEL NORDEMANN, RA, Berlin
DIPLO.-PHYS. DR. DOROTHEA WEBER-BRÜLS, PA*, Frankfurt
DIPLO.-PHYS. DR. STEFAN SCHÖNE, PA*, München
DR.-ING. MATTHIAS FLEPP, PA*, Düsseldorf
DR. MARTIN WITZ, RA, Düsseldorf
DR. DETMAR SCHÄFER, RA, Bremen
DR. JAN BERND NORDEMANN, LL.M., RA, Berlin
DR. CHRISTIAN CZYCHOWSKI, RA, Berlin
DR. CARL-RICHARD HAARMANN, RA, München
DIPLO.-PHYS. CHRISTIAN W. APPELT, PA*, München

PROF. DR. WILHELM NORDEMANN, RA, Berlin
DIPLO.-PHYS. EDUARD BAUMANN, PA*, Mannheim
DR.-ING. GERALD KLÖPSCH, PA*, Düsseldorf
DIPLO.-ING. HANS W. GROENING, PA*, München
DIPLO.-ING. SIEGFRIED SCHIRMER, PA*, Düsseldorf
DIPLO.-PHYS. LORENZ HANSEWINKEL, PA*, Potsdam
DIPLO.-ING. ANTON FRIEDRICH REIDERER V. PAAR, PA*, Lüneburg
DIPLO.-ING. DR. JAN TONNEES, PA, RA, Kiel
DIPLO.-PHYS. CHRISTIAN BIEHL, PA*, Kiel
DIPLO.-PHYS. DR.-ING. UWE MANASSE, PA*, Bremen
DIPLO.-PHYS. DR. THOMAS L. BITTNER, PA*, Berlin
DR. VOLKER SCHMIDT, M. Juris (Oxford), RA, München
DR. ANKER NORDEMANN-SCHÜFFEL, RA*, Potsdam
KERSTIN MAUCH, LL.M., RA, Potsdam
DIPLO.-BIOL. DR. JAN B. KRAUSS, PA, München
JÜRGEN ALBRECHT, RA, München
DR. KLAUS TIM BRÖCKER, RA, Berlin
DR. ANDREAS DUSTMANN, LL.M., RA, Potsdam
DIPLO.-ING. NILS T. F. SCHMID, PA*, München
FLORIAN SCHWAB, LL.M., RA*, München
DIPLO.-BIOCHEM. DR. MARKUS ENGELHARD, PA, München
DIPLO.-CHEM. DR. KARL-HEINZ B. METTEN, PA*, Potsdam
DIPLO.-ING. DR. STEFAN TARJITIS, PA, Düsseldorf
PASCAL DECKER, RA, Potsdam

In Zusammenarbeit mit/in cooperation with
DIPLO.-CHEM. DR. HANS ULRICH MAY, PA*, München

PA - Patentanwalt/Patent Attorney
RA - Rechtsanwalt/Lawyer at Law
• - European Patent Attorney
• - Brandenburg, zugelassen am OLG Brandenburg
• - Maître en Droit
• - Licencié en Droit
Alle zugelassen zur Vertretung vor dem Europäischen Markenamt, Alicante
Professional Representatives at the Community Trademark Office, Alicante

Ihr Zeichen
Your ref.

Ihr Schreiben
Your letter of

Unser Zeichen
Our ref.

Berlin,

Neuanmeldung
(Patent)

M60066

26. März 2002

MergeOptics GmbH
Am Borsigturm 17
13507 Berlin

Verfahren zum Herstellen eines Hetero-Bipolar-Transistors

Ansprüche

1. Verfahren zur Herstellung eines Hetero-Bipolar-Transistors, bei dem auf ein Substrat (1) epitaktisch aufgewachsene Schichten (12) mittels Ätzens strukturiert werden, dadurch gekennzeichnet, daß mittels gleichzeitigen Metallisierens einer Emitterschicht (11) und einer Basisschicht (6) ein Emittterkontakt (31) und ein Basiskontakt (32) ausgebildet werden.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß beim Metallisieren Platin aufgedampft wird.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß beim Metallisieren aufeinanderfolgende Schichten der Metalle Platin, Titan, Platin und Gold aufgedampft werden.
4. Verfahren nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß vor dem Metallisieren der Emitterschicht (11) und der Basisschicht (6) eine Emitterstruktur (21) kristallorientiert und materialeselektiv geätzt wird, so daß Ätzkanten (22, 23) der Emitterstruktur (21) eine Unterschneidung aufweisen, wobei das Ätzen der Emitterstruktur (21) im Bereich einer Spacerschicht (7) oder der Basisschicht (6) stoppt.
5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, daß vor dem Ätzen der Basisschicht (6) eine Photolackschicht um die geätzte Emitterstruktur (21) so angeordnet wird, daß die Emitterstruktur (21) von dem Photolack (40) vollständig umschlossen ist und zumindest ein Teil eines von der Emitterstruktur (21) abgewandten Umlaufs (41) des Basiskontakts (32) nicht mit dem Photolack (40) bedeckt ist.
6. Verfahren nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß eine zwischen dem Basiskontakt (32, 90) und einem Basisanschlußkontakt (92) angeordnete metallische Basiszuführleitung (91) vollständig unterätzt wird, so daß eine Luftbrücke gebildet wird.
7. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, daß ein Ausbilden einer Kollektorstruktur (53) nach einem Strukturieren der Basisschicht (6) und zwischen zwei aufeinanderfolgenden Lithographieschritten erfolgt.

8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß zumindest ein Teil der Kollektorstruktur (53) materialelektiv so geätzt wird, daß Ätzflanken (51, 52) der Kollektorstruktur (53) eine Unterschneidung aufweisen und das Ätzen auf einem Subkollektormaterial (2) stoppt.

5 9. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, daß die epitaktisch aufgewachsenen Schichten wenigstens teilweise aus III-V-Halbleitermaterialien gebildet werden.

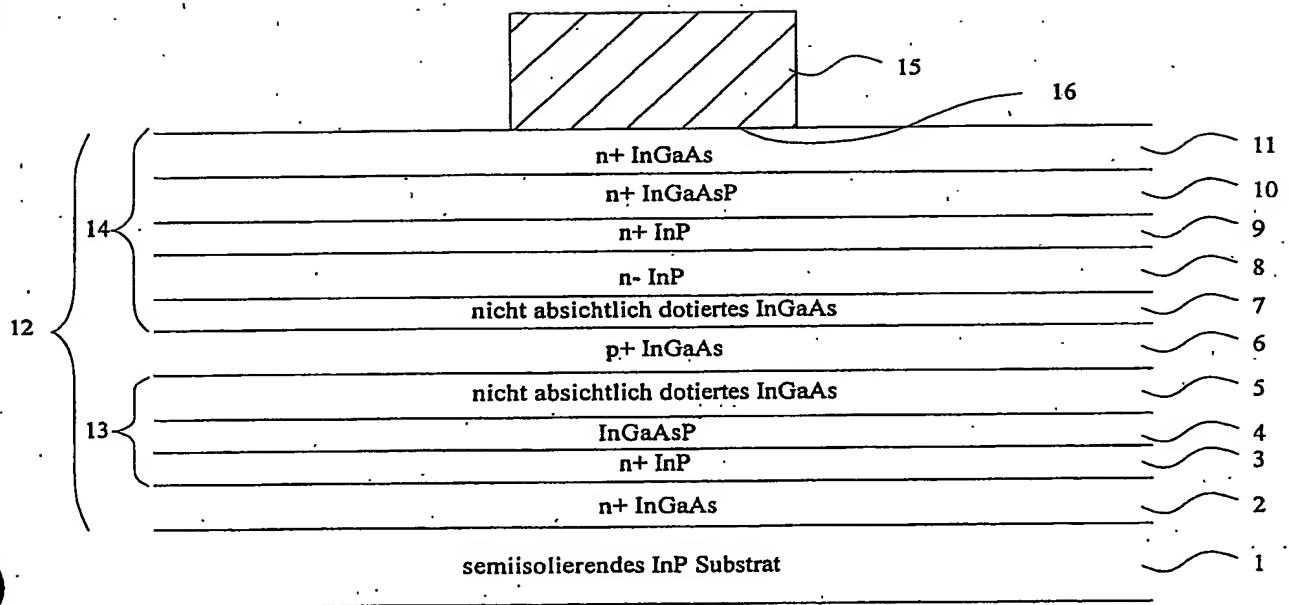


Fig. 1

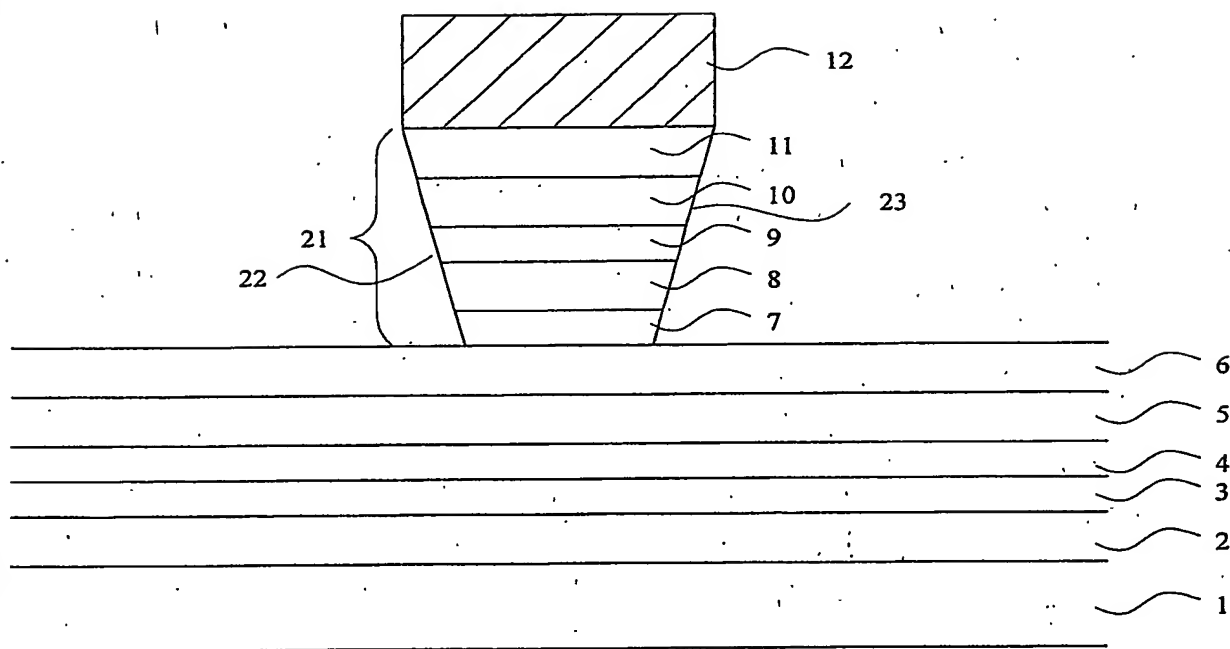


Fig. 2

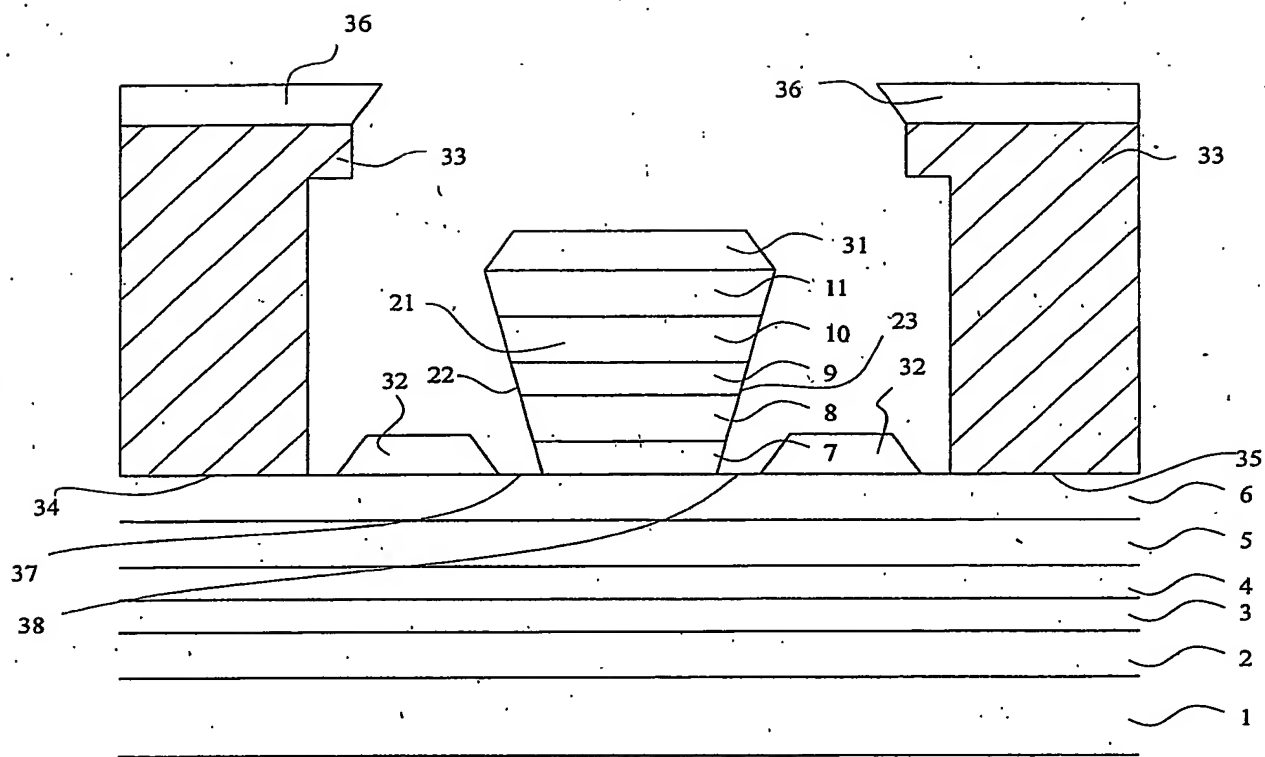


Fig. 3

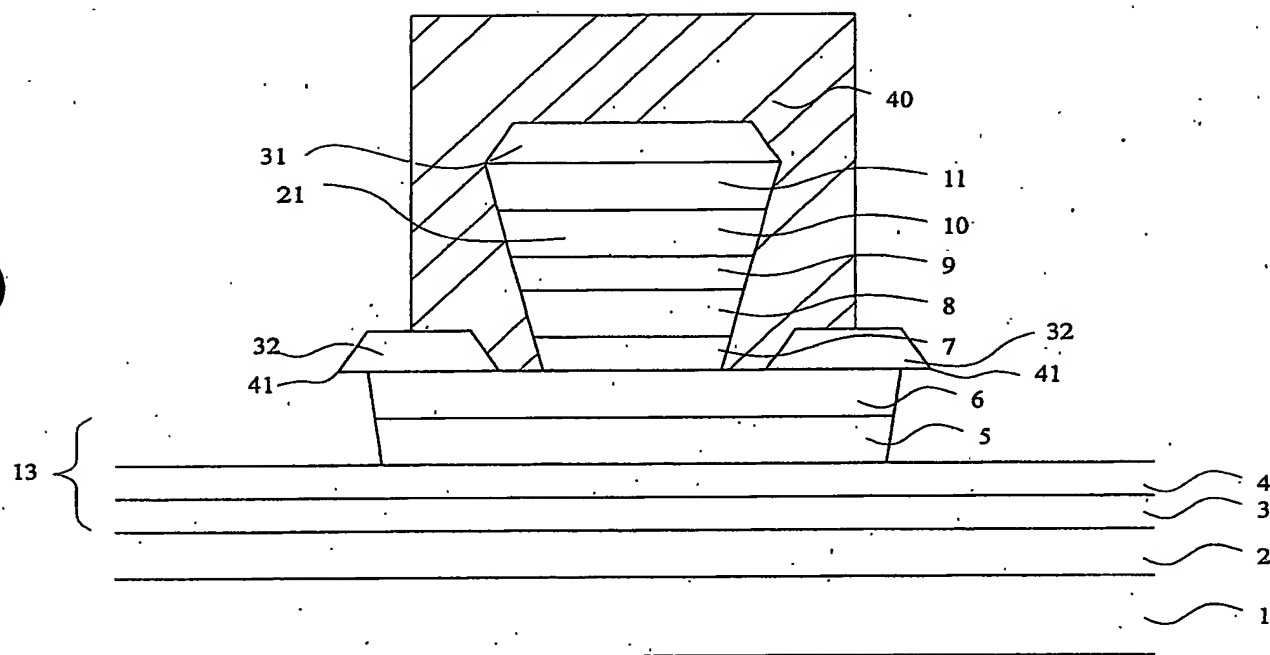
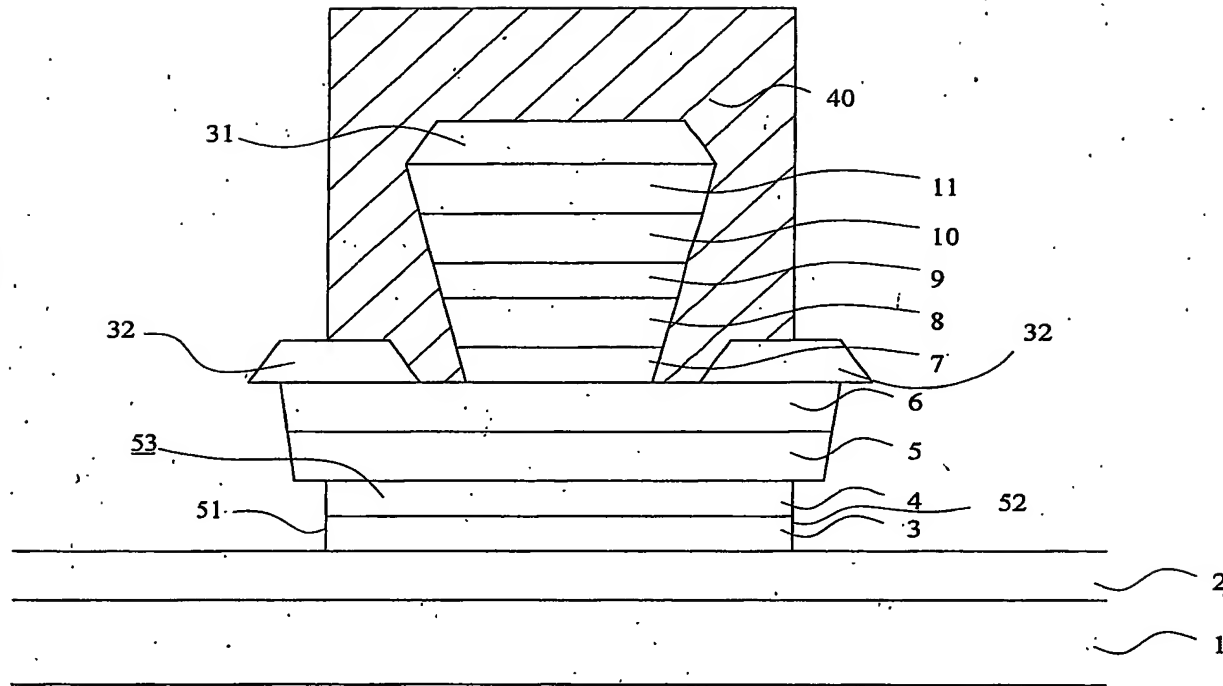


Fig. 4

**Fig. 5**

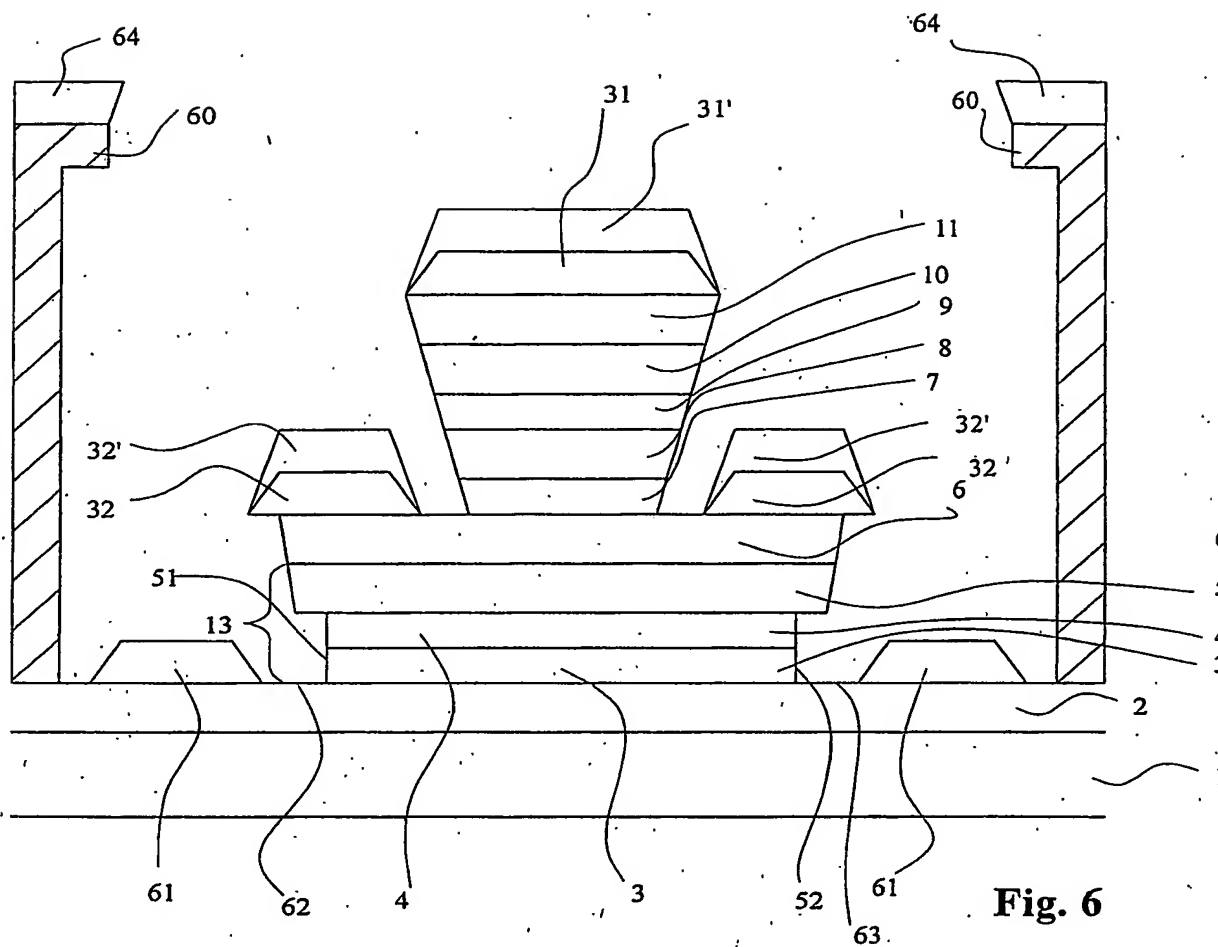


Fig. 6

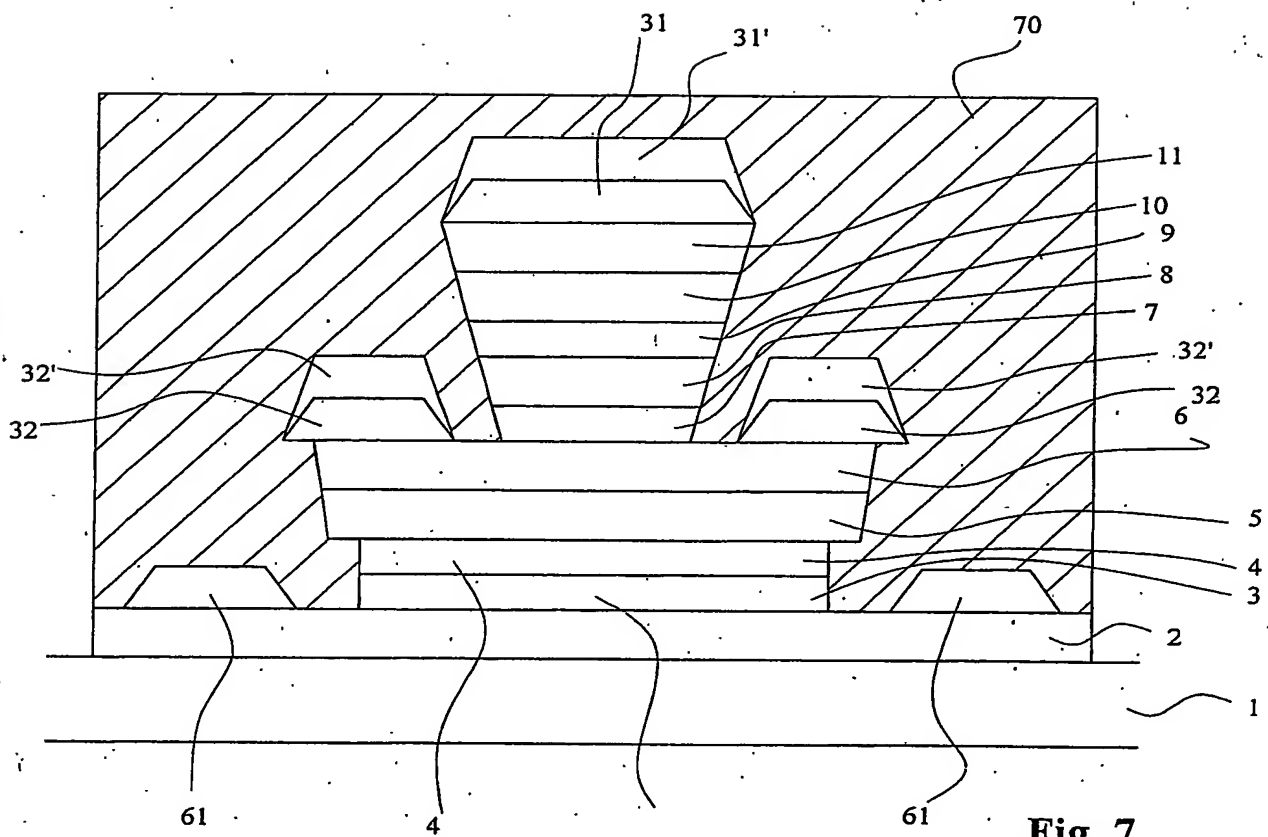


Fig. 7

28-0002

24



80

Fig. 8

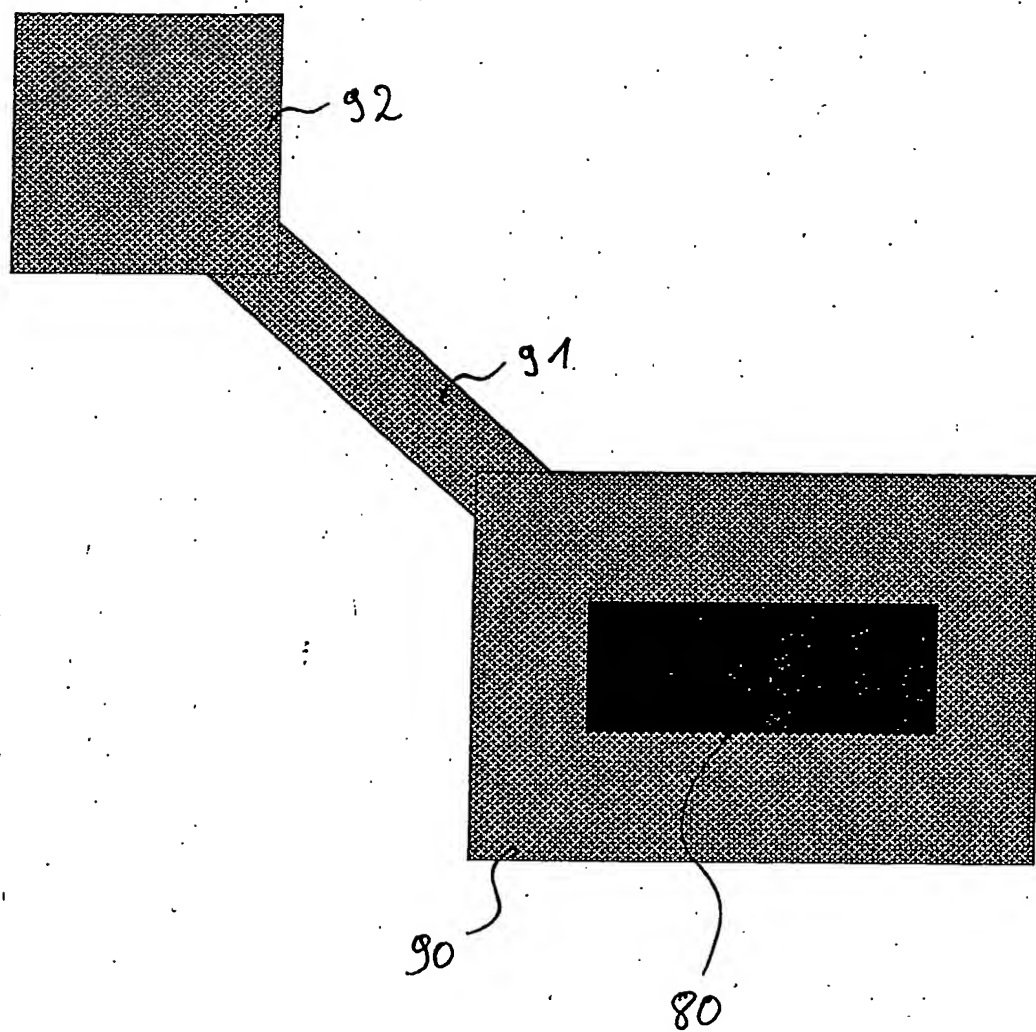


Fig. 9

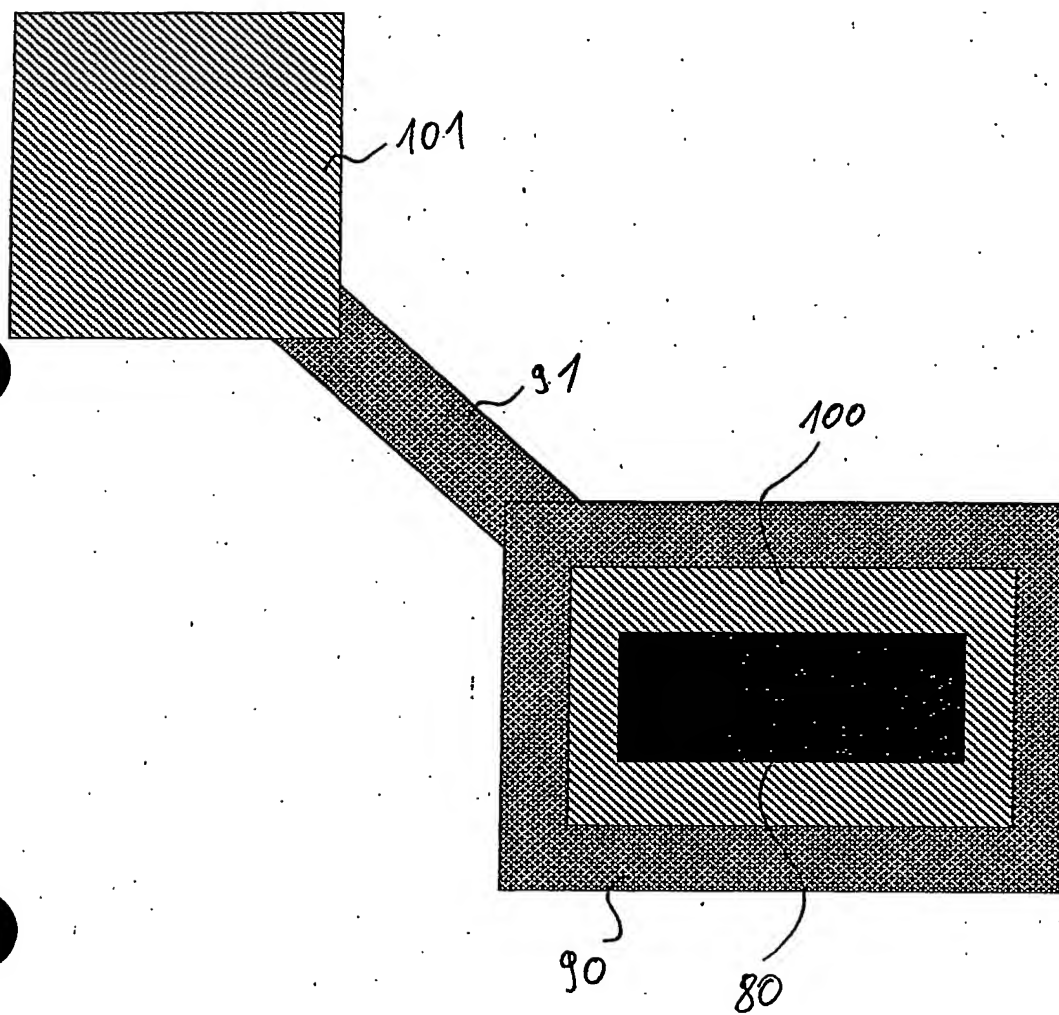


Fig. 10

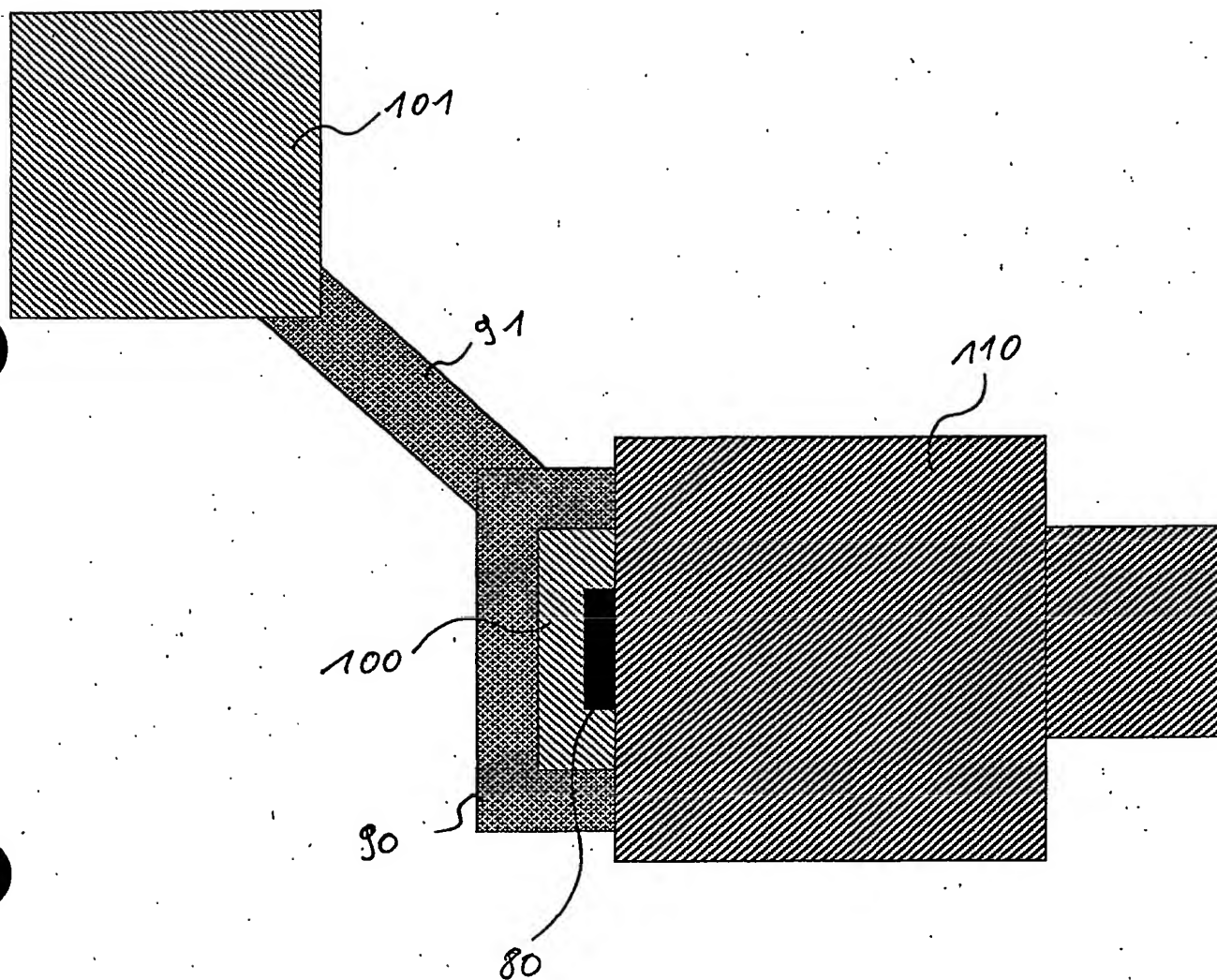


Fig. 11

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.